

EXPRESS MAIL NO. EV 327130930 US

DATE OF DEPOSIT November 4, 2003

Our File No. 10125/4119  
LGP Ref. No. F03-300US001

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
Woo Hyuk CHOI )  
Serial No. To Be Assigned )  
Filing Date: Herewith )  
For: OPEN GATE LINE REPAIR IN AN )  
LCD )

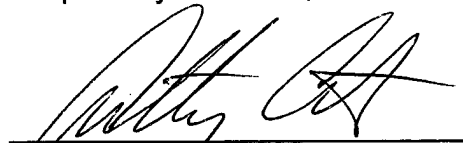
**SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT**

Commissioner for Patents  
Alexandria, VA 22313

Dear Sir:

Transmitted herewith is a certified copy of priority document Korean Patent Application No. P2002-86565, filed December 30, 2002 for the above-named U.S. application.

Respectfully submitted,



Anthony P. Curtis, Ph.D.  
Registration No. 46,193  
Agent for Applicant

BRINKS HOFER GILSON & LIONE  
P.O. BOX 10395  
CHICAGO, ILLINOIS 60610  
(312) 321-4200



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0086565  
Application Number

출원 년 월 일 : 2002년 12월 30일  
Date of Application DEC 30, 2002

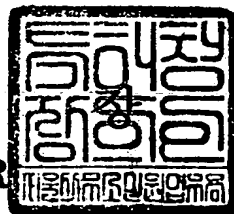
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      년      03      월      18      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0012
【제출일자】	2002.12.30
【국제특허분류】	G02F
【발명의 명칭】	액정표시장치의 게이트 라인 오픈 리페어 방법
【발명의 영문명칭】	repair method of gate line open in LCD
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	허용록
【대리인코드】	9-1998-000616-9
【포괄위임등록번호】	2000-024823-8
【발명자】	
【성명의 국문표기】	최우혁
【성명의 영문표기】	CHOI, Woo Hyuk
【주민등록번호】	710724-1675511
【우편번호】	702-755
【주소】	대구광역시 북구 관음동 한양수정아파트 210동 1406호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. <span style="float: right;">다 허용 리인 록 (인)</span>
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	0 항 0 원
【합계】	29,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명에 의한 액정표시장치의 게이트 라인 오픈 리페어 방법은, 기판 상에 배열된 다수의 게이트 라인과, 상기 게이트 라인과 교차하여 다수의 화소영역을 정의하는 다수의 데이터 라인과, 상기 게이트 라인과 데이터 라인의 교차부에 위치한 스위칭 소자로써의 박막트랜지스터와, 상기 화소영역에 각각 배치된 화소 전극으로 이루어진 액정표시장치용 어레이 기판에 있어서,

상기 데이터 라인과 교차되는 영역의 게이트 라인이 오픈된 경우 상기 오픈된 게이트 라인 상부의 화소전극과 상기 오픈된 게이트 라인을 용접하고, 상기 용접된 두개의 인접한 화소전극을 레이저 화학증착장비로 금속패턴을 형성하여 전기적으로 연결하는 것을 특징으로 한다.

이와 같은 본 발명에 의하면, 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 이를 손쉽게 리페어 할 수 있으며, 이에 따라 리페어 성공률을 극대화시키고 액정표시장치의 생산 수율을 향상시킬 수 있다.

**【대표도】**

도 3

**【명세서】****【발명의 명칭】**

액정표시장치의 게이트 라인 오픈 리페어 방법{repair method of gate line open in LCD}

**【도면의 간단한 설명】**

도 1은 일반적인 액정표시장치를 개략적으로 도시한 분해 사시도.

도 2a 내지 도 2c는 종래의 액정표시장치용 어레이 기판의 일부영역을 개략적으로 도시한 평면도 및 게이트 라인이 오픈된 경우 이를 리페어 하는 것을 도시한 도면.

도 3은 본 발명에 의한 게이트 라인 오픈 리페어 방법을 나타내는 도면.

도 4a 내지 도 4b는 도 3의 특정부분(A-A', B-B')에 대한 단면도.

<도면의 주요 부분에 대한 부호의 설명>

13, 13' : 게이트 라인      15, 15' : 데이터 라인

17, 17' : 화소전극

20, 24 : 오픈된 게이트 라인의 좌측 게이트 라인

21, 25 : 오픈된 게이트 라인의 우측 게이트 라인

26 : 금속 패턴      27 : 게이트 절연막

28 : 보호막층      29 : 레이저 용접

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <12>        본 발명은 액정표시장치에 관한 것으로, 특히 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 이를 리페어 하는 액정표시장치의 게이트 라인 오픈 리페어 방법에 관한 것이다.
- <13>        일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한 다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <14>        이에 따라, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 편광된 빛이 임의로 변조되어 화상정보를 표현할 수 있다. 이러한 상기 액정은 전기적인 특성 분류에 따라 유전율 이방성이 양(+)인 포지티브 액정과 음(-)인 네거티브 액정으로 구분될 수 있으며, 유전율 이방성이 양인 액정분자는 전기장이 인가되는 방향으로 액정분자의 장축이 평행하게 배열하고, 유전율 이방성이 음인 액정분자는 전기장이 인가되는 방향과 액정분자의 장축이 수직하게 배열한다.
- <15>        현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 액티브 매트릭스형 액정표시장치(Active Matrix LCD)가 해상도 및 동영상 구현능력이 우수하여 일반적으로 사용되고 있으며, 상기 액정표시장치를 구성하는 기본적인 부품인 액정패널의 구조를 살펴보면 다음과 같다.
- <16>        도 1은 일반적인 액정표시장치를 개략적으로 도시한 분해 사시도이다.

- <17> 도 1을 참조하면, 일반적인 액정표시장치(11)는 블랙매트릭스(6)와 서브 컬러필터(8)를 포함하는 컬러필터(7) 상에 투명한 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P) 및 화소영역 상에 형성된 화소전극(17)과 스위칭 소자(T)로서의 박막트랜지스터 및 데이터 라인(15), 게이트 라인(13)이 형성된 하부기판으로 구성되며, 상기 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.
- <18> 상기 하부기판(22)을 어레이 기판이라고도 하며, 상기 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트 라인(13)과 데이터 라인(15)이 형성되며, 또한 상기 게이트 라인(13)과 데이터 라인(15)이 교차하여 정의되는 영역이 상기 화소영역(P)이 되는 것이다.
- <19> 여기서 상기 게이트 라인(13)은 상기 박막트랜지스터(T)의 게이트전극을 구동하는 펄스전압을 전달하며, 상기 데이터 라인(15)은 상기 박막트랜지스터(T)의 소스전극을 구동하는 신호전압을 전달하는 수단이다. 이 때, 상기 게이트전극의 신호에 의해 임의의 소스전극에 액정을 구동할 수 있는 전압이 인가되고, 나머지에는 액정 구동전압보다 작은 전압이 인가된다면, 액정 구동전압이 인가된 화소만 동작을 할 것이다.
- <20> 이와 같이 다수개의 화소전극을 각각 독립적으로 구동하기 위해 전체 표시면적에 게이트 라인 및 데이터 라인이 매트릭스 형태로 배치되어 있으며, 이러한 게이트 라인 및 데이터 라인은 스위칭 소자인 박막트랜지스터를 구동하기 위해 사용된다.
- <21> 그러나, 상기 어레이 기판 상에 형성되는 상기와 같은 구성요소에는 제작공정 중 여러가지 원인에 의해 불량이 나타날 수 있다. 이러한 결함은 형태에 따라 점 결함(dot defect), 선 결함(line defect) 또는 표시얼룩으로 나눌 수 있으며, 점 결함은 박막트랜

지스터 소자 또는 화소전극 등의 불량으로 발생되고, 선 결함은 라인의 오픈, 단락 및 정전기에 의한 박막트랜지스터 등의 파괴에 기인한다.

<22> 이러한 결함들은 이미지 소자의 표시면적이 대면적화 됨에 따라 더욱 중요한 문제로 대두되고 있으며, 특히 선 결함의 경우 하나라도 발생하게 되면 제품으로서의 가치가 없어지게 되므로, 이와 같은 수율 저하를 방지하기 위해 상기 선 결함에 대한 리페어는 반드시 필요한 것이다.

<23> 예를 들면, 상기 데이터 라인 또는 게이트 라인 중 한 라인이 오픈되었다고 가정하면 오픈된 라인과 연결되어 있는 모든 박막트랜지스터의 동작이 불가능하게 될 것이고, 이러한 어레이 기판에서의 결함은 액정표시소자에서 치명적인 결함이 되는 것이다.

#### 【발명이 이루고자 하는 기술적 과제】

<24> 본 발명은 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 오픈된 게이트 라인 상부의 화소전극과 상기 오픈된 게이트 라인을 용접하고, 상기 용접된 두개의 인접한 화소전극을 레이저 화학증착장비로 금속패턴을 형성하여 전기적으로 연결함으로써, 이를 리페어 하는 액정표시장치의 게이트 라인 오픈 리페어 방법을 제공함에 그 목적이 있다.

#### 【발명의 구성 및 작용】

<25> 상기 목적을 달성하기 위하여 본 발명에 의한 액정표시장치의 게이트 라인 오픈 리페어 방법은, 기판 상에 배열된 다수의 게이트 라인과, 상기 게이트 라인과 교차하여 다수의 화소영역을 정의하는 다수의 데이터 라인과, 상기 게이트 라인과 데이터 라인의 교



차부에 위치한 스위칭 소자로서의 박막트랜지스터와, 상기 화소영역에 각각 배치된 화소 전극으로 이루어진 액정표시장치용 어레이 기판에 있어서,

<26>       상기 데이터 라인과 교차되는 영역의 게이트 라인이 오픈된 경우 상기 오픈된 게이트 라인 상부의 화소전극과 상기 오픈된 게이트 라인을 용접하고, 상기 용접된 두개의 인접한 화소전극을 레이저 화학증착장비로 금속패턴을 형성하여 전기적으로 연결하는 것을 특징으로 한다.

<27>       여기서, 상기 게이트 라인과 상기 화소전극은 소정 부분 중첩되어 스토리지 캐패시터를 형성하며, 상기 게이트 라인과 상기 화소전극은 그들 사이에 개재되는 절연막에 의해 전기적으로 절연된다.

<28>       또한, 상기 오픈된 게이트 라인과 상기 화소전극을 용접하는 것은, 상기 오픈된 게이트 라인의 좌측 지점의 게이트 라인과 그 위에 중첩되어 형성된 제 1화소전극을 레이저로 용접하여 전기적으로 연결하고, 상기 오픈된 게이트 라인의 우측 지점의 게이트 라인과 그 위에 중첩된 제 2화소전극을 레이저로 용접하여 전기적으로 연결하는 것을 특징으로 한다.

<29>       여기서, 상기 제 1화소전극과 제 2화소전극은 서로 인접하여 형성되고, 그 사이에 상기 오픈된 게이트 라인과 교차되는 데이터 라인이 형성되어 있다. ]

<30>       또한, 상기 전기적으로 연결된 인접한 각각의 화소전극에 소정의 전압을 공급하기 위해 연결된 각각의 데이터 라인으로부터 상기 화소전극을 절연시키는 것을 특징으로 한다.



- <31> 이와 같은 본 발명에 의하면, 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 이를 손쉽게 리페어 할 수 있으며, 이에 따라 리페어 성공률을 극대화시키고 액정표시장치의 생산 수율을 향상시킬 수 있다.
- <32> 본 발명의 실시예에 대한 설명에 앞서 먼저 종래의 액정표시장치의 어레이 기판의 구조 및 상기 어레이 기판 내의 게이트 라인이 오픈된 경우 이를 리페어 하는 방법에 대해 설명하도록 한다.
- <33> 도 2a 내지 도 2c는 종래의 액정표시장치용 어레이 기판의 일부영역을 개략적으로 도시한 평면도 및 게이트 라인이 오픈된 경우 이를 리페어 하는 것을 도시한 도면이다.
- <34> 도 2a를 참조하면, 게이트 라인(13)과 데이터 라인(15)이 교차하여 화소영역(P)을 정의하고, 상기 게이트 라인(13)과 데이터 라인(15)의 교차지점에는 게이트전극(31)과 소스전극(33) 및 드레인전극(35)으로 구성된 박막트랜지스터(T)가 구성된다. 또한, 상기 화소영역(P) 내에는 상기 박막트랜지스터(T)의 드레인전극(35)과 접속된 화소전극(17)이 구성되어 있으며, 상기 화소전극(17)은 상기 화소전극(17) 위에 위치한 게이트 라인(13')과 소정 부분 중첩되어 스토리지 캐패시터(Cst)을 형성한다.
- <35> 여기서, 상기 소스전극(33)과 드레인전극(35)은 상기 게이트전극(31) 상부에서 소정간격 이격되어 구성되며, 이격된 사이로 반도체층(미도시)의 액티브 채널(미도시)이 노출된다.
- <36> 이와 같은 상기 박막트랜지스터(T)의 게이트전극(31)에 소정이 스캐닝 펄스가 인가되면 이에 따라 게이트전극(31)의 전압이 높아지게 되고, 상기 박막트랜지스터는 온(on)상태로 된다. 이 때, 액정구동전압이 상기 데이터 라인(15)으로부터 박막트랜지스터(T)

의 소스(33), 드레인(35)간을 경유하여 화소전극(17)에 인가되며, 결국 액정 용량(C1c)과 스토리지 캐패시터(Cst)를 합친 화소용량이 충전된다.

<37> 이러한 상기 어레이 기판에 있어서 제조 과정에서 발생하는 불순물 또는 그 밖의 요인에 의한 결함에 의해 도 2b 및 도 2c에 도시된 바와 같이 게이트 라인의 소정부분이 오픈되는 게이트 오픈(gate open : GO)이 발생될 수 있다.

<38> 이 때 도 2b는 동일한 화소영역(P) 내의 게이트 라인이 오픈(open)된 경우를 도시한 것이며, 도 2c는 데이터 라인과 교차되는 단차부 게이트 라인이 오픈(open)된 경우를 도시한 것이다.

<39> 도 2b를 참조하면, 상기 동일한 화소영역(P) 내의 게이트 라인(13')이 오픈되면 종래의 경우 상기 오픈된 게이트 라인(13')의 좌측 지점의 게이트 라인(20)과 그 위에 중첩되어 형성된 상기 화소전극(17)을 레이저로 용접하여 전기적으로 연결하고, 다음 상기 오픈된 게이트 라인의 우측 지점의 게이트 라인(21)과 그 위에 중첩된 상기 화소전극(17)을 레이저로 용접하여 전기적으로 연결한다.

<40> 이를 통해 상기 오픈된 게이트 라인(13')은 전기적으로 연결된 화소전극(17)을 통해 상기 오픈 불량률 극복하게 되는 것이다. 물론 이 경우 상기 화소전극(17)은 그 역할을 하지 못하고 휘점으로 보이게 되나 제품의 설계 특성에 따라 1P 휘점은 양품으로 처리될 수 있다.

<41> 도 2c를 참조하면, 이와 같이 데이터 라인(15')과 교차되는 단차부 게이트 라인(13')이 오픈(open)된 경우에는 도 2b와 같은 방식으로는 게이트 오픈 불량률 극복할 수 없다. 즉, 오픈이 발생한 게이트 라인(13')의 좌 우측으로 상기 게이트 라인(24, 25) 각

각 다른 화소전극(17, 17')과 중첩되어 있으므로 이를 용접한다 하여도 상기 불량을 극복할 수 없다.

<42> 따라서, 종래의 경우 상기와 같은 불량이 발생된 경우에는 리페어가 불가능하여 그대로 폐기 처분되어 액정표시장치의 제조 수율이 저하되는 단점이 있다.

<43> 이를 극복하기 위해 본 발명에 의한 리페어 방법은 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 오픈된 게이트 라인 상부의 화소전극과 상기 오픈된 게이트 라인을 용접하고, 상기 용접된 두개의 인접한 화소전극을 레이저 화학증착장비(CVD)로 금속패턴을 형성하여 전기적으로 연결한다.

<44> 이하 첨부된 도면을 참조하여 본 발명에 의한 실시예를 상세히 설명하도록 한다.

<45> 도 3은 본 발명에 의한 게이트 라인 오픈 리페어 방법을 나타내는 도면이다.

<46> 단, 이는 도 2c와 같이 데이터 라인(13')과 교차되는 단차부 게이트 라인(13')이 오픈(open)된 경우 이를 리페어 하는 것을 도시한 것이며, 이 때 도 3에 도시된 화살표 및 ● (welding point)는 각각 전류가 흐르는 방향 및 용접된 부분을 나타내는 것이다. 또한, 도 2c와 동일한 구성요소에 대해서는 동일한 도면부호를 사용한다.

<47> 도 3을 참조하면, 상기 데이터 라인(15')과 교차되는 영역의 게이트 라인(13')이 오픈된 경우 상기 오픈된 게이트 라인 상부의 화소전극(17, 17')과 상기 오픈된 게이트 라인(24, 25)을 용접한다.

<48> 이 때, 상기 오픈된 게이트 라인(24, 25)과 상기 화소전극(17, 17')을 용접하는 것은, 상기 오픈된 게이트 라인의 좌측 지점의 게이트 라인(24)과 그 위에 중첩되어 형성된 제 1화소전극(17)을 레이저로 용접하여 전기적으로 연결하고, 상기 오픈된 게이트 라

인의 우측 지점의 게이트 라인(25)과 그 위에 중첩된 제 2화소전극(17)을 레이저로 용접하여 전기적으로 연결한다. 상기 제 1화소전극(17)과 제 2화소전극(17')은 서로 인접하여 형성되고, 그 사이에 상기 오픈된 게이트 라인(13')과 교차되는 데이터 라인(15')이 형성되어 있다.

<49> 여기서, 상기 게이트 라인(13')과 상기 화소전극(17, 17')은 소정 부분 중첩되어 스토리지 캐패시터(Cst)를 형성하며, 상기 게이트 라인(13')과 상기 화소전극(17, 17')은 그들 사이에 개재되는 절연막(미도시)에 의해 전기적으로 절연된다.

<50> 다음으로 상기 용접된 두개의 인접한 제 1, 2화소전극(17, 17')을 레이저 화학증착 장비(laser CVD)로 금속(metal) 패턴(26)을 형성하여 이를 전기적으로 연결한다.

<51> 이 후에 상기 용접된 두개의 인접한 제 1, 2화소전극(17, 17')에 화상 신호를 공급하기 위해 연결되어 있는 데이터 라인(15)으로부터 상기 화소전극(17, 17')을 절연시킴으로써 상기와 같은 게이트 라인의 오픈 리페어가 완성된다.

<52> 이 때 상기 데이터 라인으로부터 상기 화소전극을 절연시키는 것은 도시된 바와 같이 각 화소전극과 전기적으로 연결되는 드레인 전극(35)을 단선(open)시킬 수 있으며, 그 외에도 화소전극 또는 소스 전극을 단선시킴으로써 상기 데이터 라인과 화소전극간의 절연을 얻을 수 있다.

<53> 이와 같이 상기 데이터 라인으로부터 상기 화소전극을 절연시키는 것은 상기 데이터 라인의 신호가 상기 화소전극을 통해 리페어된 게이트 라인에 영향을 미치는 것을 방지하기 위함이다.



<54> 즉, 상기 레이저 화학증착장비를 이용하여 상기 인접한 제 1, 2화소전극(17, 17')의 소정 영역에 대해 국소적으로 금속 패턴(26)을 형성하여 이를 연결하는 것으로, 이 경우 상기 금속 패턴(26)과 연결되는 제 1, 2화소전극(17, 17')을 포함하는 2개의 화소영역(P)은 그 역할을 하지 못하고 휘점으로 보이게 되나 제품의 설계 특성에 따라 2P 휘점은 양품으로 처리될 수 있다.

<55> 도 4a 내지 도 4b는 도 3의 특정부분(A-A', B-B')에 대한 단면도이다.

<56> 즉, 도 4a는 상기 오픈된 게이트 라인(13')과 상기 게이트 라인(13')의 상부에 형성된 화소전극(17)을 레이저 용접(laser welding)(29)에 의해 전기적으로 연결된 상태를 나타내고 있다. 이는 액정표시장치의 어레이 기판 제조 공정에 있어 라인 불량 검사에 의해 게이트 라인이 오픈되었다고 판명된 경우 실시되는 것으로, 상기 어레이 기판 위에 컬러필터 기판 및 액정이 결합되는 공정이 진행되기 전에 실시된다.

<57> 또한, 상기 게이트 라인(13')과 화소전극(17)의 사이에는 게이트 절연막(27) 및 보호막층(28)의 절연막층이 개재되어 있으며 이를 통해 상기 양 금속(13', 17) 간에 전기적으로 절연되는 것이다.

<58> 도 4b는 레이저 화학증착장비를 이용하여 상기 인접한 제 1, 2화소전극(17, 17')의 소정 영역에 대해 국소적으로 금속 패턴(26)을 형성하여 상기 제 1, 2화소전극(17, 17')을 전기적으로 연결하는 것을 나타내고 있다.

<59> 이 경우에도 액정표시장치의 어레이 기판 제조 공정에 있어 라인 불량 검사에 의해 게이트 라인이 오픈되었다고 판명된 경우 실시되는 것으로, 상기 어레이 기판 위에 컬러필터 기판 및 액정이 결합되는 공정이 진행되기 전에 실시된다.



<60>       상기와 같은 공정을 통해 상기 게이트 라인 오픈은 리페어 되어 도 3에 도시된 화살표 방향으로 전류가 흐르게 되며, 결국 상기 게이트 라인 오픈에 의한 선 결함(line defect)은 극복되는 것이다.

**【발명의 효과】**

<61>       이상의 설명에서와 같이 본 발명에 따른 액정표시장치의 게이트 라인 오픈 리페어 방법에 의하면, 데이터 라인과 교차되는 단차부 게이트 라인이 오픈된 경우 이를 손쉽게 리페어 할 수 있으며, 이에 따라 리페어 성공률을 극대화시키고 액정표시장치의 생산 수율을 향상시킬 수 있는 장점이 있다.

**【특허청구범위】****【청구항 1】**

기판 상에 배열된 다수의 게이트 라인과, 상기 게이트 라인과 교차하여 다수의 화소영역을 정의하는 다수의 데이터 라인과, 상기 게이트 라인과 데이터 라인의 교차부에 위치한 스위칭 소자로서의 박막트랜지스터와, 상기 화소영역에 각각 배치된 화소 전극으로 이루어진 액정표시장치용 어레이 기판에 있어서,

상기 데이터 라인과 교차되는 영역의 게이트 라인이 오픈된 경우 상기 오픈된 게이트 라인 상부의 화소전극과 상기 오픈된 게이트 라인을 용접하고, 상기 용접된 두개의 인접한 화소전극을 레이저 화학증착장비로 금속패턴을 형성하여 전기적으로 연결하는 것을 특징으로 하는 액정표시장치의 게이트 라인 오픈 리페어 방법.

**【청구항 2】**

제 1항에 있어서,

상기 게이트 라인과 상기 화소전극은 소정 부분 중첩되어 스토리지 캐패시터를 형성하며, 상기 게이트 라인과 상기 화소전극은 그들 사이에 개재되는 절연막에 의해 전기적으로 절연되는 것을 특징으로 함을 액정표시장치의 게이트 라인 오픈 리페어 방법.

**【청구항 3】**

제 1항 또는 제 2항에 있어서,

상기 오픈된 게이트 라인과 상기 화소전극을 용접하는 것은, 상기 오픈된 게이트 라인의 좌측 지점의 게이트 라인과 그 위에 중첩되어 형성된 제 1화소전극을 레이저로 용접하여 전기적으로 연결하고, 상기 오픈된 게이트 라인의 우측 지점의 게이트 라인과



그 위에 중첩된 제 2화소전극을 레이저로 용접하여 전기적으로 연결하는 것을 특징으로 하는 액정표시장치의 게이트 라인 오픈 리페어 방법.

**【청구항 4】**

제 3항에 있어서,

상기 제 1화소전극과 제 2화소전극은 서로 인접하여 형성되고, 그 사이에 상기 오픈된 게이트 라인과 교차되는 데이터 라인이 형성되어 있음을 특징으로 액정표시장치의 게이트 라인 오픈 리페어 방법.

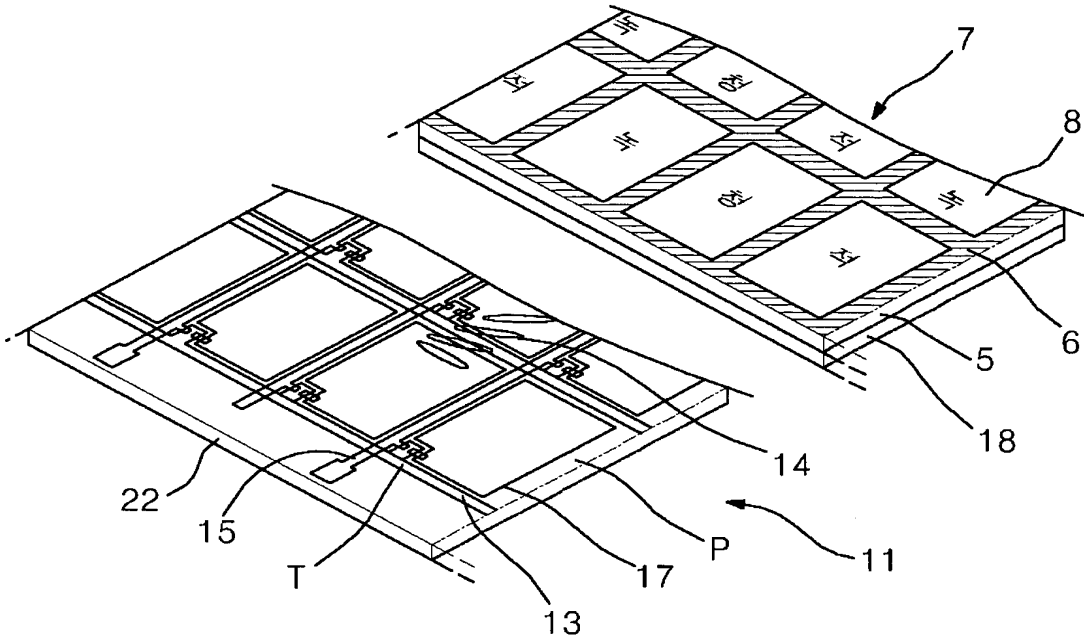
**【청구항 5】**

제 1항에 있어서,

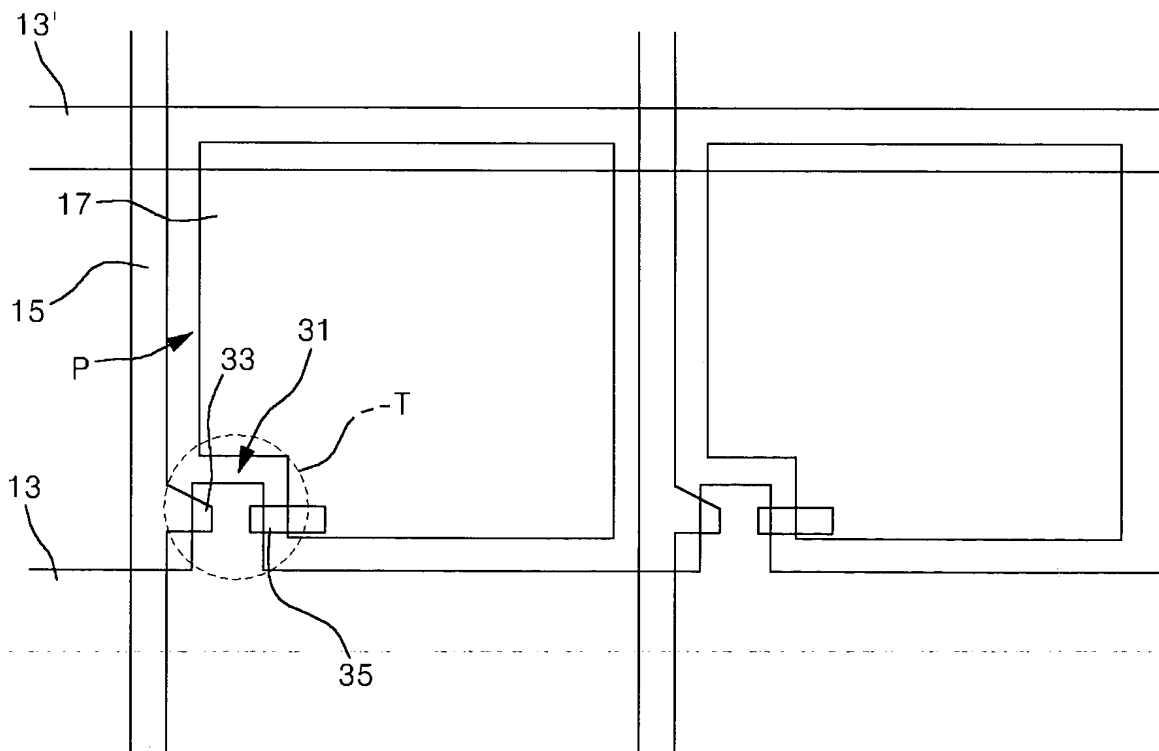
상기 전기적으로 연결된 인접한 각각의 화소전극에 소정의 전압을 공급하기 위해 연결된 각각의 데이터 라인으로부터 상기 화소전극을 절연시키는 것을 특징으로 하는 액정표시장치의 게이트 라인 오픈 리페어 방법.

【도면】

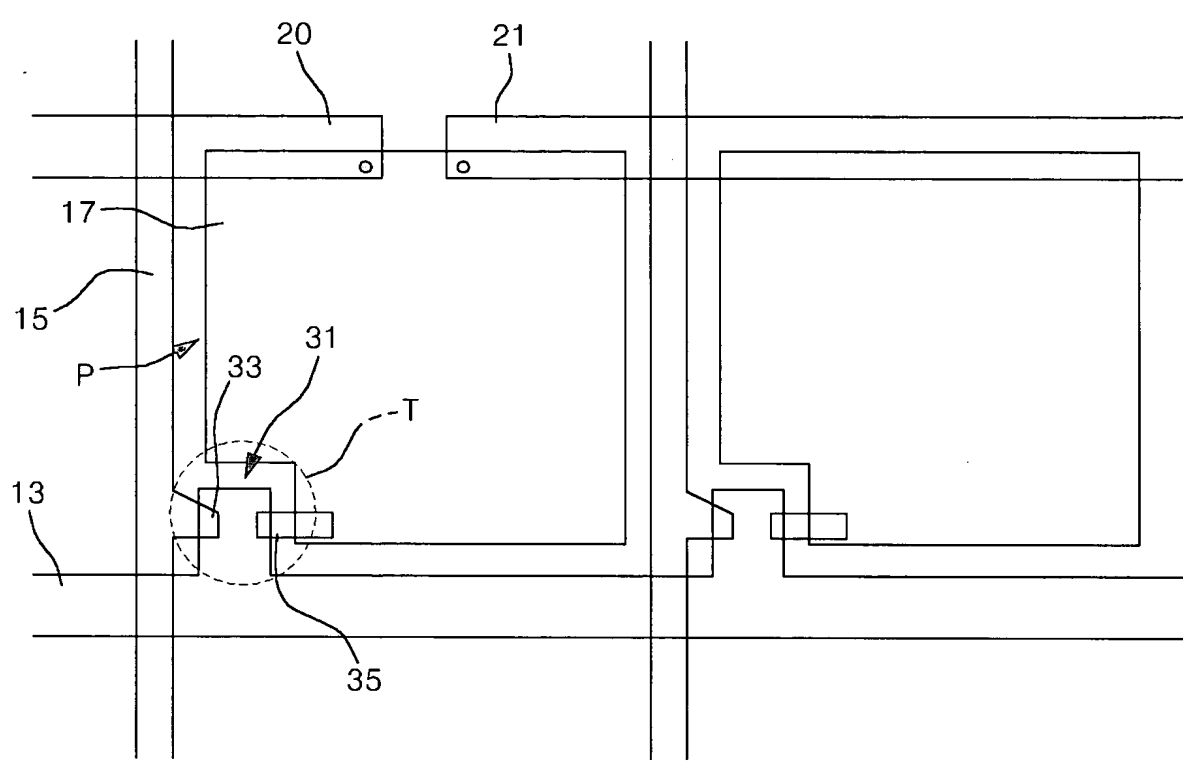
【도 1】



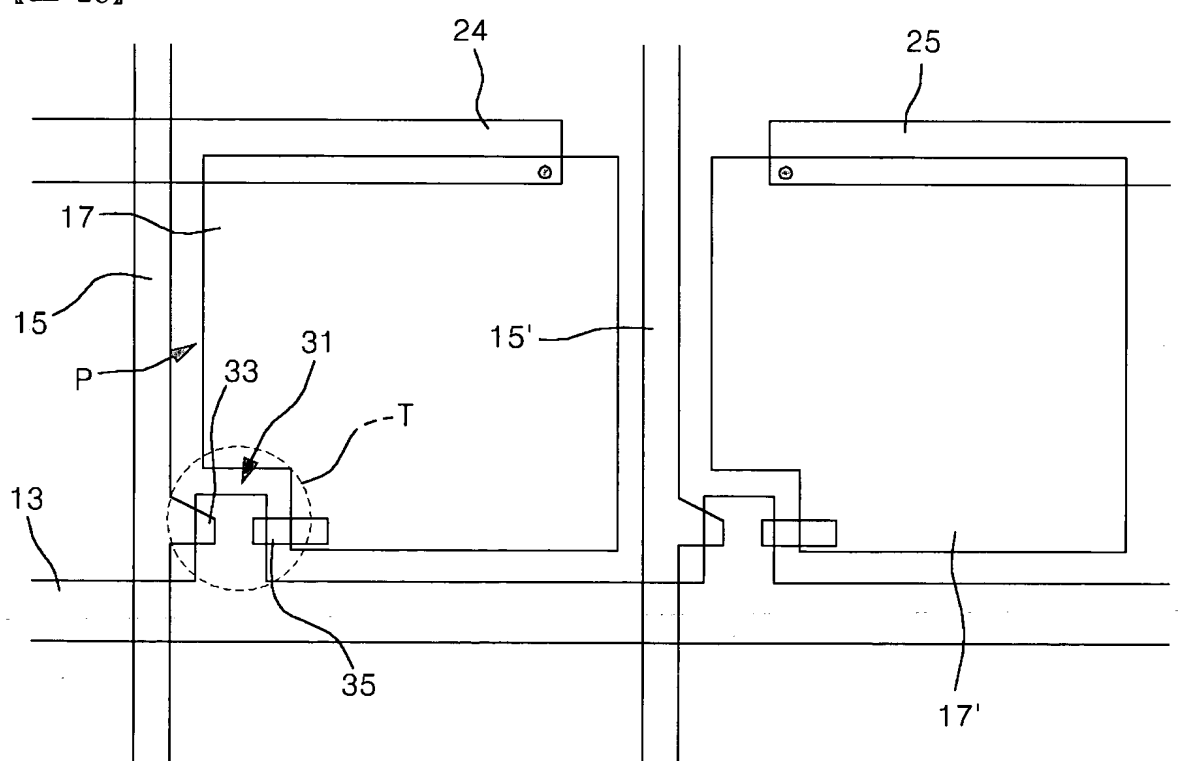
【도 2a】



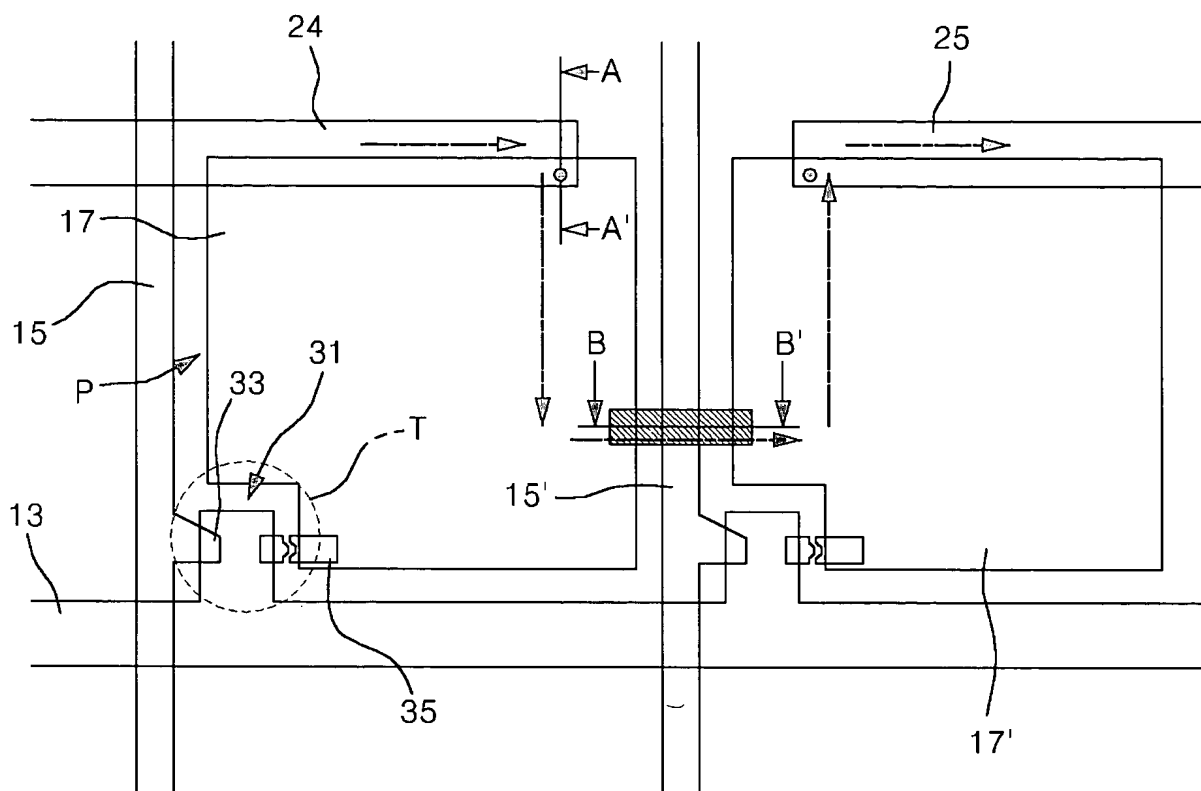
【도 2b】



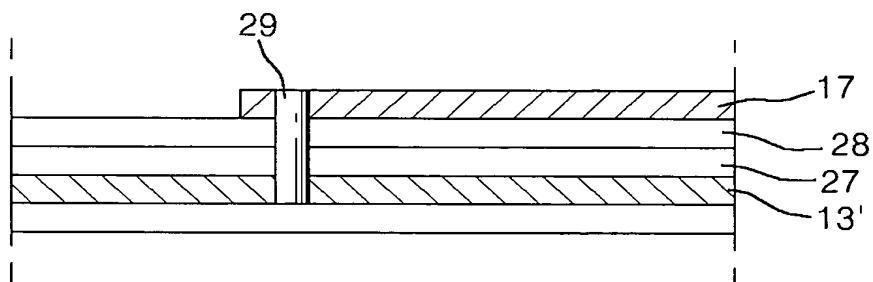
【도 2c】



【도 3】



【도 4a】



【도 4b】

